

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-106410

(43)Date of publication of application : 08.04.1992

(51)Int.Cl.

G01C 19/56
G01H 11/08

(21)Application number : 02-225846

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 27.08.1990

(72)Inventor : NAKAMURA TAKESHI

(54) DETECTION CIRCUIT

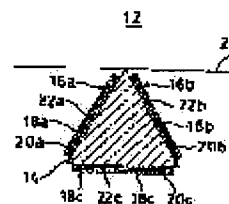
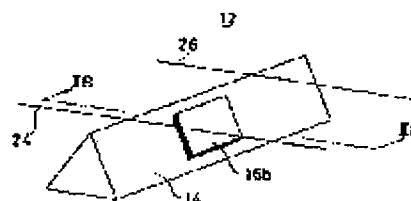
(57)Abstract:

PURPOSE: To enable the measuring of a correct rotary angular velocity by a method wherein a signal attributed to an electrostatic capacitance of a piezo-electric element under-goes a phase adjustment so as to be 90° in phase difference from a signal attributed to a Coriolis' force and measuring errors are eliminated with complete cancellation thereof.

CONSTITUTION: Piezo-electric elements 16a, 16b and 16c are formed at centers of three sides of a vibrator 14 of a vibration gyroscope 12 and contain respective voltage layers 18a, 18b and 18c with electrodes 20a and 22a, those 20b and 22b and those 20c and 22c being

formed on both sides thereof respectively. As a detection

is performed synchronizing a Coriolis' force in a synchronous detection circuit, drive signals of the elements 16a, 16b and 16c having a phase difference of 90° with respect to a signal of the Coriolis' force are canceled between positive and negative parts thereof. In this case, to achieve a cancellation of the drive signals accurately, a phase of a signal to be detected is adjusted with a position adjusting circuit to eliminate errors as caused by electrostatic capacitances of the elements 16a, 16b and 16c. Thus, a correct output is obtained corresponding to a rotary angular velocity thereby enabling the measuring of the rotary angular velocity accurately.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報(A) 平4-106410

⑤ Int. Cl.⁵G 01 C 19/56
G 01 H 11/08

識別記号

庁内整理番号

Z

6964-2F
8117-2G

⑬ 公開 平成4年(1992)4月8日

審査請求 未請求 請求項の数 1 (全6頁)

⑭ 発明の名称 検出回路

⑰ 特 願 平2-225846

⑱ 出 願 平2(1990)8月27日

⑲ 発 明 者 中 村 武 京都府長岡京市天神2丁目26番10号 株式会社村田製作所
内

⑳ 出 願 人 株式会社村田製作所 京都府長岡京市天神2丁目26番10号

㉑ 代 理 人 弁理士 岡田 全啓

明 細 書

1. 発明の名称

検出回路

2. 特許請求の範囲

多角柱状の振動体と、前記振動体の少なくとも2つの側面に形成される圧電素子とを含む振動ジャイロの出力を測定するための検出回路であって、

2つの前記圧電素子に入力することによって前記振動体を励振するための励振信号発生回路、

前記励振信号発生回路が接続された前記2つの圧電素子からの出力の差を検出するための差動回路、

前記差動回路からの出力信号を同期検波するための同期検波回路、および

前記同期検波回路によって検波される前記出力信号の位相を調整するための位相調整回路を含む、検出回路。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は検出回路に関し、特にたとえば三角

柱状の振動ジャイロの出力を測定するための検出回路に関する。

(従来技術)

第10図はこの発明の背景となる従来を検出回路の一例を示す回路図である。この検出回路1は、たとえば三角柱状の振動ジャイロ2の出力を測定するために用いられる。

振動ジャイロ2の2つの圧電素子3と他の圧電素子4との間には、励振信号発生回路5が接続される。この場合、振動ジャイロ2の2つの圧電素子3には、それぞれ抵抗6を介して、励振信号発生回路5が接続される。さらに、これらの圧電素子3の出力は、差動増幅回路7に入力される。差動増幅回路7の出力は、平滑回路8で直流出力に変換される。

振動ジャイロ2は、励振信号発生回路5によって、他の圧電素子4の主面に直交する方向に屈曲振動させられる。このとき、2つの圧電素子3間の静電容量の差から発生する信号が互いに同じになるように調整することにより、差動増幅回路7

からの出力は0となる。

振動ジャイロ2がその軸を中心として回転した場合、振動ジャイロ2の振動方向と直交する方向にコリオリ力が働く。そのため、振動ジャイロ2の振動方向は、無回転時の振動方向からずれる。そのため、2つの圧電素子3間に出力の差が生じ、差動増幅回路7から出力が得られる。この出力は、回転角速度の大きさに応じた値となる。したがって、この出力を平滑回路8で平滑した出力を測定することによって、振動ジャイロ2に加わった回転角速度を測定することができる。

(発明が解決しようとする課題)

しかしながら、圧電素子の静電容量は雰囲気温度や経時変化などによって変動し、無回転時においても差動増幅回路から出力がでるようになる。この出力が測定誤差となり、正確な回転角速度を測定することができなくなる。

それゆえに、この発明の主たる目的は、雰囲気温度の変化や経時変化によって、測定誤差が発生しにくい検出回路を提供することである。

では、コリオリ力による出力に同期させて、検波が行われる。同期検波回路によって検波される出力の位相は、位相調整回路で調整される。

(発明の効果)

この発明によれば、コリオリ力に同期して検波が行われるため、それに対して90°位相差のある駆動信号は、正部分と負部分とで相殺される。このとき、静電容量による信号が正確に相殺されるように、位相調整回路で検波される信号の位相が調整される。そのため、圧電素子の静電容量の変動による誤差がなくなり、回転角速度に応じた正確な出力を得ることができる。したがって、振動ジャイロに加わった回転角速度を正確に測定することができる。

この発明の上述の目的、その他の目的、特徴および利点は、図面を参照して行う以下の実施例の詳細な説明から一層明らかとなろう。

(実施例)

第1図はこの発明の一実施例を示す回路図である。この検出回路10は、たとえば振動ジャイロ

(課題を解決するための手段)

この発明は、多角柱状の振動体と、振動体の少なくとも2つの側面に形成される圧電素子とを含む振動ジャイロの出力を測定するための検出回路であって、2つの前記圧電素子に入力することによって振動体を励振するための励振信号発生回路と、励振信号発生回路が接続された2つの圧電素子からの出力の差を検出するための差動回路と、差動回路からの出力信号を同期検波するための同期検波回路と、同期検波回路によって検波される出力信号の位相を調整するための位相調整回路とを含む、検出回路である。

(作用)

圧電素子の静電容量により圧電素子の駆動信号は、励振信号発生回路の出力インピーダンスと差動回路の入力インピーダンスとから、励振信号に比べて遅れ信号となる。また、コリオリ力による出力は、励振信号に比べて進み信号となる。そのため、圧電素子の駆動信号とコリオリ力による出力とは、90°の位相差を有する。同期検波回路

12の出力を検出するために用いられる。振動ジャイロ12は、第2A図および第2B図に示すように、たとえば正三角柱状の振動体14を含む。この振動体14は、たとえばエリンバ、鉄-ニッケル合金、石英、ガラス、水晶、セラミックなど、一般的に機械的な振動を生じる材料で形成される。

この振動体14には、その3つの側面の中央部にそれぞれ圧電素子16a、16bおよび16cが形成される。圧電素子16aは、たとえば磁器からなる圧電層18aを含み、圧電層18aの両主面にはそれぞれ電極20aおよび22aが形成される。なお、これらの電極20aおよび22aは、たとえば金、銀、アルミニウム、ニッケル、銅-ニッケル合金(モネルメタル)などの電極材料で、たとえばスパッタリング、蒸着などの薄膜技術であるいはその材料によっては印刷技術で形成される。同様に、他の圧電素子16b、16cも、それぞれ、たとえば磁器からなる圧電層18b、18cを含み、それらの圧電層18b、18cの両主面にも、電極20b、22bおよび電極

20c, 22cが形成される。そして、これらの圧電素子16a~16cの一方の電極20a~20cは、たとえば導電接着剤で振動体14に接着される。

さらに、振動体14のノード点近傍は、たとえば金属線からなる支持部材24および26で支持される。この支持部材24および26は、たとえば溶接することによって、振動体14のノード点近傍に固着される。

圧電素子16aには抵抗30が接続され、圧電素子16bには抵抗32が接続される。これらの抵抗30, 32には、位相補正回路34を介して発振回路出力源36が接続される。これらの位相補正回路34と発振回路出力源36とで励振信号発生回路38が形成される。さらに、別の圧電素子16cに、発振回路出力源36が接続される。したがって、圧電素子16a, 16bと圧電素子16cとの間に励振信号が与えられ、それによって、振動体14は圧電素子16cの主面に直交する方向に屈曲振動する。

8を含む。この可変抵抗器66の一方の固定端子が抵抗44と平滑回路46との中間部分に接続され、他方の固定端子が接地される。また、可変抵抗器66の可動端子は、コンデンサ68を介して接地される。この位相調整回路64によって、同期検波回路62により検波される信号の位相が調整される。

この振動ジャイロ12は、励振信号発生回路38からの励振信号によって、圧電素子16cの主面に直交する方向に屈曲振動する。このとき、圧電素子16aについて考えると、その周辺の等価回路は第3図に示すようになる。つまり、励振信号発生回路38の出力インピーダンス Z_o に抵抗30が接続され、さらに抵抗30には、圧電素子16aの静電容量Cと差動増幅回路40の入力インピーダンス Z_i との並列回路が接続される。ここで、出力インピーダンス Z_o と入力インピーダンス Z_i とのマッチングがとれている場合、第4図に示すように、静電容量Cによって励振信号より45°遅れた信号が出力される。

さらに、2つの圧電素子16a, 16bは、差動増幅回路40の入力側に接続される。差動増幅回路40の出力側は、結合用コンデンサ42および抵抗44を介して、平滑回路46に接続される。平滑回路46は、たとえば2つの抵抗48, 50と2つのコンデンサ52, 54とで形成される。

抵抗44と平滑回路46との中間部分は、たとえばFET56を介して接地される。このFET56は、導通したときに差動増幅回路40からの出力が接地される。それによって、不要な出力信号が平滑回路46に伝達されず、必要な出力信号のみが検波される。このFET56を動作させるために、そのゲートにダイオード58を介して発振回路出力源36が接続される。また、FET56のゲートは、抵抗60を介して接地される。これらのFET56, ダイオード58および抵抗60などによって、同期検波回路62が形成される。

さらに、抵抗44と平滑回路46との中間部分には、位相調整回路64が接続される。位相調整回路64は、可変抵抗器66およびコンデンサ6

次に、振動ジャイロ12に回転角速度が加わったとき、コリオリ力が働いて圧電素子16a, 16bに起電力が発生する。このときの等価回路は、第5図に示すような定電流源を有する回路となる。これを第3図と同様に定電圧源を有する回路に変換すると、第6図に示すような回路となる。すなわち、定電圧源に圧電素子16aによる静電容量Cが接続され、さらに静電容量Cには、抵抗30と差動増幅回路40の入力インピーダンス Z_i との並列回路が接続される。したがって、コリオリ力による信号は、励振信号に比べて45°進んだ信号となる。

したがって、第8図に示すように、無回転時の静電容量Cによる信号と回転時のコリオリ力による信号との間には、90°の位相差がある。したがって、差動増幅回路40の出力側からは、このような90°の位相差のある信号が出力される。

ここで、同期検波回路62によって、コリオリ力による信号が正の部分に同期して、これらの信号が検波される。この場合、第8図に示すように、

コリオリ力による信号が負の部分でFET56が導通し、負の部分が平滑回路46に伝達されないようにすればよい。したがって、コリオリ力による信号の正の部分だけが平滑回路46で平滑され、この信号の大きさを測定することによって回転角速度を知ることができる。

このとき、圧電素子16aの静電容量Cによる信号は、コリオリ力による信号と90°の位相差があるため、正部分と負部分とが相殺されて、平滑回路46から出力されない。したがって、温度変化や経時変化による圧電素子16aの静電容量Cが変動しても、それによる測定誤差をなくすることができる。

ここで、第9A図に示すように、圧電素子16aの静電容量Cによる信号とコリオリ力による信号とが正確に90°の位相差を有しない場合、検波される信号の位相が、位相調整回路64で調整される。この場合、可変抵抗器66の可動端子を調整することによって検波する位置をずらし、第9B図に示すように、静電容量Cによる信号が完

全に相殺される位置で検波が行われる。したがって、静電容量Cによる信号を完全に無視することができ、正確な回転角速度を測定することができる。

また、圧電素子16bの静電容量による誤差も、同様に無視することができる。このように、この検出回路10を用いれば、振動ジャイロ12による回転角速度の測定を正確に行うことができる。

なお、上述の実施例では、励振信号発生回路38の出力インピーダンスZ_oと差動増幅回路40の入力インピーダンスZ_iとのマッチングがとれている場合について説明したが、これらのマッチングがとれていなくても、それぞれの信号の励振信号に対する位相差が45°にならないだけで、静電容量による信号とコリオリ力による信号との位相差は90°となる。したがって、入出力インピーダンスの選定によって、これらの信号の位相差を設けることができ、回路構成を簡単にすることができる。

4. 図面の簡単な説明

第1図はこの発明の一実施例を示す回路図である。

第2A図は第1図に示す検出回路で検出される振動ジャイロを示す斜視図であり、第2B図は第2A図の線II B-II Bにおける断面図である。

第3図は振動ジャイロの無回転時における圧電素子周辺の等価回路図である。

第4図は第3図に示す回路の信号波形を示す波形図である。

第5図は振動ジャイロに回転角速度が加わったときの圧電素子周辺の等価回路図である。

第6図は第5図に示す回路の定電流源を定電圧源に変換したときの等価回路図である。

第7図は第5図および第6図に示す回路の信号波形を示す波形図である。

第8図は圧電素子の静電容量による信号とコリオリ力による信号との関係と同期検波を行った状態とを示す波形図である。

第9A図は検波される信号が正確に90°の位相差を有していない状態を示す波形図であり、第

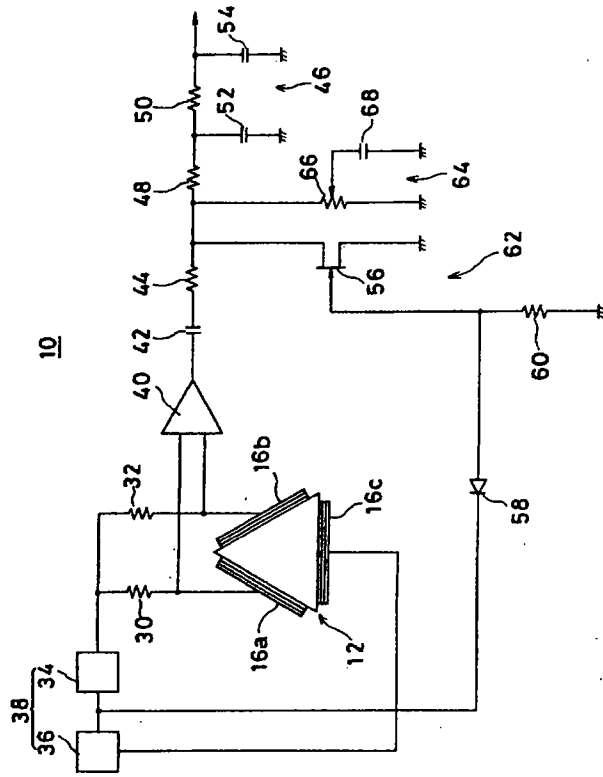
9B図は位相調整回路で検波される信号の位相を調整した状態を示す波形図である。

第10図はこの発明の背景となる従来の検出回路の一例を示す回路図である。

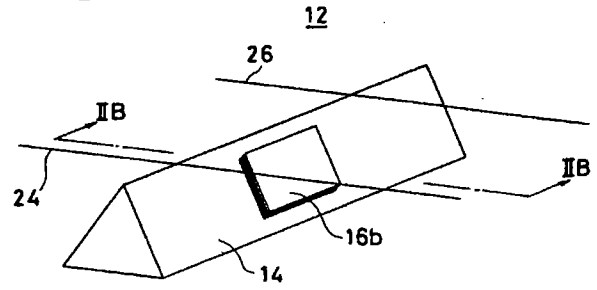
図において、10は検出回路、12は振動ジャイロ、16a、16bおよび16cは圧電素子、30および32は抵抗、38は励振信号発生回路、40は差動増幅回路、62は同期検波回路、64は位相調整回路を示す。

特許出願人 株式会社 村田製作所
代理人 弁理士 岡田 全 啓

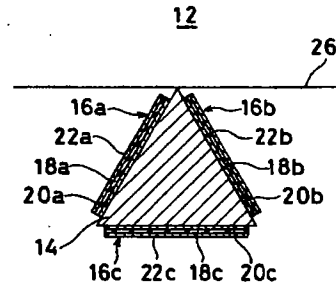
第 1 図



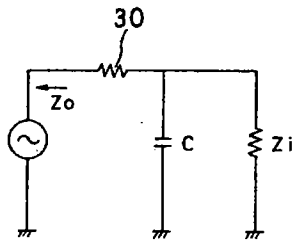
第 2A 図



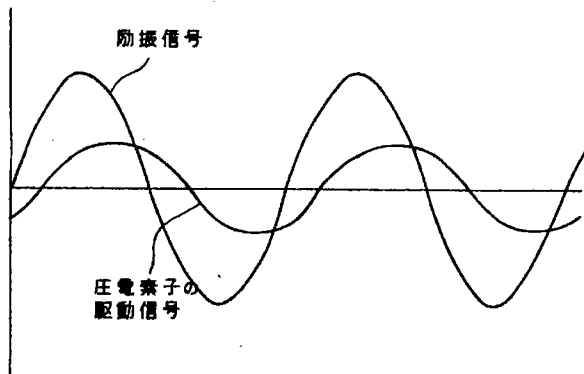
第 2B 図



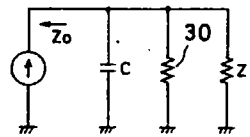
第 3 図



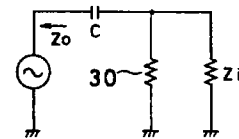
第 4 図



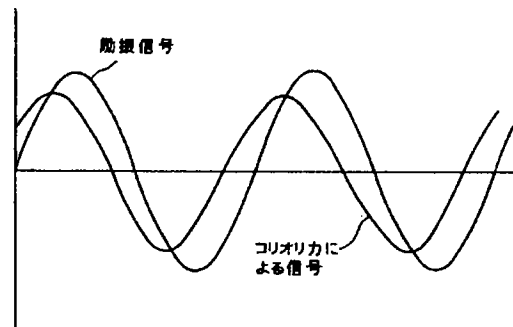
第 5 図



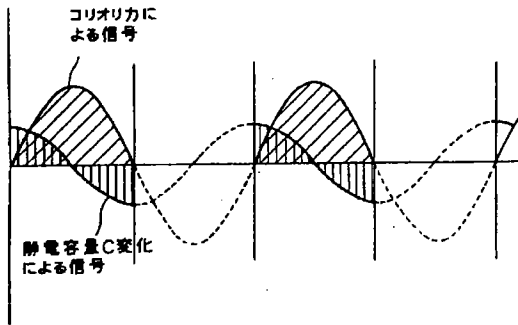
第 6 図



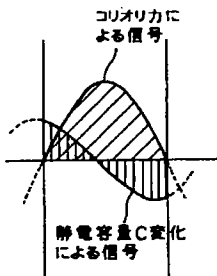
第 7 図



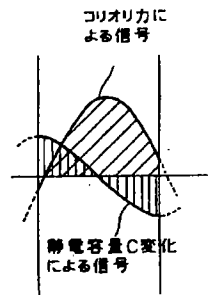
第 8 図



第 9A 図



第 9B 図



第 10 図

